

**Государственное бюджетное профессиональное образовательное
учреждение Астраханской области
«Астраханский колледж вычислительной техники»**

Специальность 09.02.01

ЛАБОРАТОРНАЯ РАБОТА

Исследование работы мультиплексора на ИМС

по дисциплине: «Цифровая схемотехника»

Методические рекомендации

АКВТ.09.02.01.ЛР29.0003МР

Составил преподаватель:

(Цепляев В.К.)

Рассмотрено на заседании цикловой
комиссии по специальности 09.02.01

Протокол № от « » _____201_ г.

Рекомендовано для студентов

Председатель цикловой комиссии:

(Сботова А.Г.)

2018

СОДЕРЖАНИЕ

1	Цель работы.....	3
2	Приборы и оборудование.....	3
3	Правила техники безопасности.....	3
4	Теоретическая часть.....	3
5	Порядок выполнения работы.....	10
6	Содержание отчета.....	18
7	Контрольные вопросы.....	18
8	Литература.....	19
Приложение А. Варианты индивидуальных заданий.....		20
Приложение Б. Краткое описание исследуемых мультиплексоров.....		21

Перв. примен.

Справ. №

Подп. и дата

Ине. № дубл.

Взам. инв. №

Подп. и дата

Ине. № подл.

<i>Изм.</i>	<i>Лист</i>	<i>№ докум.</i>	<i>Подп.</i>	<i>Дата</i>
Разраб.	Цепляев			
Пров.	Сботова			
Н.контр.				
Утв.				

АКВТ.09.02.01.ЛР29.0003МР

Исследование работы
мультиплексора на ИМС

Методические рекомендации

<i>Лит.</i>	<i>Лист</i>	<i>Листов</i>
	2	25

АКВТ

1 Цель работы

1.1 Изучение принципов проектирования мультиплексора в заданном базисе логических элементов.

1.2 Исследование функционирования интегральных схем мультиплексора.

2 Приборы и оборудование

2.1 Персональный компьютер.

2.2 Пакет прикладных программ Multisim.

3 Правила техники безопасности

3.1 Приборы заземлить перед началом работы.

3.2 Соблюдать все требования техники безопасности при работе в лаборатории, где проводятся лабораторные работы..

3.3 Соблюдать указания мер безопасности, приведённые в руководстве по эксплуатации приборов и оборудования, применяемых в данной работе.

4 Теоретическая часть

4.1 Мультиплексорами называются устройства, которые позволяют подключать несколько входов к одному выходу.

В простейшем случае такую коммутацию можно осуществить при помощи ключей (см. рисунок 1):

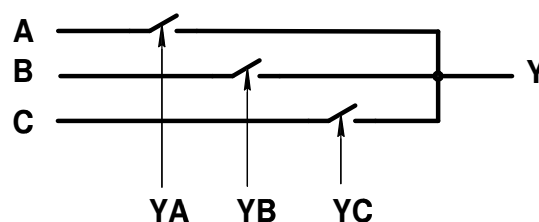


Рисунок 1 - Коммутатор (мультиплексор), собранный на ключах

Такой коммутатор одинаково хорошо будет работать как с аналоговыми, так и

Ине. № дубл.	Подп. и дата
Ине. № дубл.	Подп. и дата
Взам. инв. №	Подп. и дата
Ине. № подл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
3

с цифровыми сигналами. Однако скорость работы механических ключей оставляет желать лучшего, да и управлять ключами часто приходится автоматически при помощи какой-либо схемы.

В цифровых схемах требуется управлять ключами при помощи логических уровней. То есть нужно подобрать устройство, которое могло бы выполнять функции электронного ключа с электронным управлением цифровым сигналом.

4.2 Рассмотрим таблицу истинности логического элемента "И".

При этом один из входов логического элемента "И" будем рассматривать как информационный вход электронного ключа, а другой вход как управляющий.

Так как оба входа логического элемента "И" эквивалентны, то не важно какой из них будет управляющим входом.

Пусть вход X будет управляющим, а Y - информационным.

Для простоты рассуждений, разделим таблицу истинности на две части в зависимости от уровня логического сигнала на управляющем входе X.

Таблица 1 - Таблица истинности элемента "И"

<i>Y</i>	<i>X</i>	<i>OUT</i>
<i>0</i>	<i>0</i>	<i>0</i>
<i>0</i>	<i>1</i>	<i>0</i>
<i>1</i>	<i>0</i>	<i>0</i>
<i>1</i>	<i>1</i>	<i>1</i>

По таблице истинности отчетливо видно, что пока на управляющий вход X подан нулевой логический уровень, сигнал, поданный на вход Y, на выход Out не проходит.

При подаче на управляющий вход X логической единицы, сигнал, поступающий на вход Y, появляется на выходе Out.

Это означает, что логический элемент "И" можно использовать в качестве электронного ключа.

При этом не важно какой из входов элемента "И" будет использоваться в качестве управляющего входа, а какой - в качестве информационного.

Остается только объединить выходы элементов "И" в один выход. Это делается

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

при помощи элемента "ИЛИ" точно так же как и при построении схемы по произвольной таблице истинности.

Получившийся вариант схемы коммутатора с управлением логическими уровнями приведен на рисунке 2.

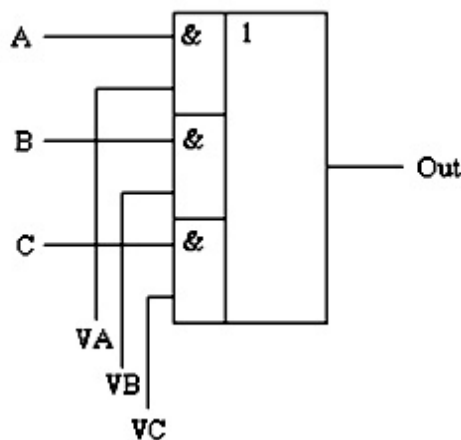


Рисунок 2- Принципиальная схема мультиплексора, выполненная на логических элементах.

В схемах, приведенных на рисунках 1 и 2, можно одновременно включать несколько входов на один выход. Однако обычно это приводит к непредсказуемым последствиям. Кроме того, для управления таким коммутатором требуется много входов, поэтому в состав мультиплексора обычно включают двоичный дешифратор, как показано на рисунке 3.

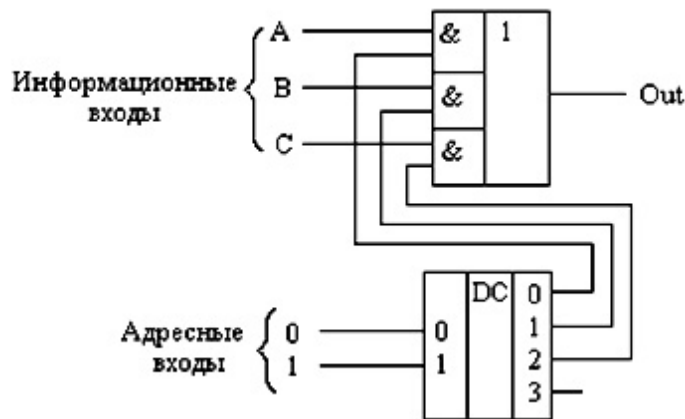


Рисунок 3. Принципиальная схема мультиплексора, управляемого двоичным кодом.

Это позволяет управлять переключением информационных входов при помощи двоичных кодов, подаваемых на управляющие входы.

Количество информационных входов в таких схемах выбирают кратным степени числа два.

Инв. № подл.	Взам. инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

4.3 Условно графическое обозначение четырёхвходового мультиплексора с двоичным управлением приведено на рисунке 4.

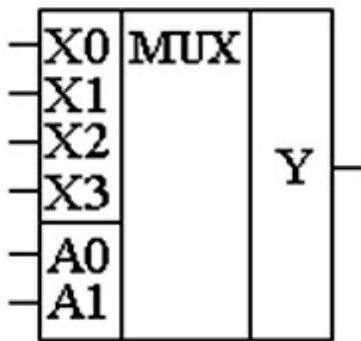


Рисунок 4 - УГО четырёх входового мультиплексора

Входы A0 и A1 являются управляющими входами мультиплексора, определяющими адрес входного сигнала, который будет соединён с выходным выводом мультиплексора Y. Сами входные сигналы обозначены как X0, X1, X2 и X3.

В условно-графическом обозначении названия информационных входов A, B, C и D заменены названиями X0, X1, X2 и X3, а название выхода Out заменено на название Y. Такое название входов и выходов более распространено в отечественной литературе. Адресные входы обозначены как A0 и A1.

4.4 В отечественных микросхемах мультиплексоры 4 на 1, 8 на 1, 16 на 1 выпускаются в составе многих серий и обозначаются буквами КП, следующими непосредственно за номером серии микросхем.

Например, микросхема К1533КП2 является двоянным четырёхканальным мультиплексором, выполненным по ТТЛ технологии, а микросхема К1561КП1 является двоянным четырёхканальным мультиплексором, выполненным по КМОП технологии.

4.5 Временные характеристики мультиплексора задаются задержками по трем трактам:

- вход адреса - выход;
- вход данных - выход;
- вход разрешения - выход.

Для большинства серий эти величины лежат в пределах (1-2) τ своей серии элементов.

4.6 Мультиплексоры могут быть использованы для синтеза логических функций. При этом число используемых в схеме элементов (корпусов интегральных

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
6

микросхем) может быть значительно уменьшено.

Например.

Пусть требуется синтезировать функцию:

а) логическое выражение функции:

$$f(X1, X2, X3) = X1, X2, \overline{X3} + X1, \overline{X2}, X3 + \overline{X1}, X2, X3 + \overline{X1}, \overline{X2}, \overline{X3}$$

Составим диаграмму Карно (см. рисунок 5)

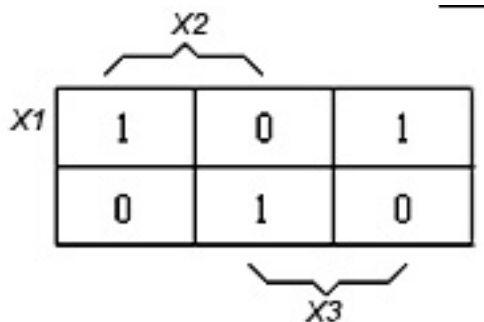


Рисунок 5

Рассматривая переменные X1, X2 в качестве адресных переменных получим таблицу 2, из которой видно, что мультиплексор на выходе Q реализует заданную логическую функцию.

Таблица 2

Адресные входы		Информационные входы	Выход
X1	X2		
0	0	D0 = $\overline{X3}$	$\overline{X1} \overline{X2} \overline{X3}$
0	1	D1 = X3	$\overline{X1} X2 X3$
1	0	D2 = X3	$X1 \overline{X2} X3$
1	1	D3 = $\overline{X3}$	$X1 X2 \overline{X3}$

Принципиальная схема такого устройства показана на рисунке 6.

Очевидно, на четырехвходовых мультиплексорах может быть синтезирована любая функция трех переменных, на восьмивходовых мультиплексорах - любая функция четырех переменных и так далее.

Инв. № подл. Подп. и дата
 Взам. инв. № Инв. № дубл. Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

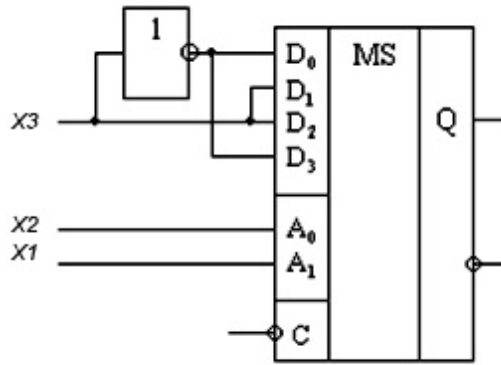


Рисунок 6

При синтезе комбинационных схем мультиплексоры могут быть использованы совместно с элементами некоторого базиса.

4.7 Мультиплексорное дерево

Максимальное число входов мультиплексоров, выполненных в виде интегральных схем, равно восьми.

Если требуется построить мультиплексорное устройство с большим числом входов, можно объединить мультиплексоры в схему так называемого дерева.

Такое мультиплексорное дерево, построенное на четырехвходовых мультиплексорах, показано на рисунке 7 .

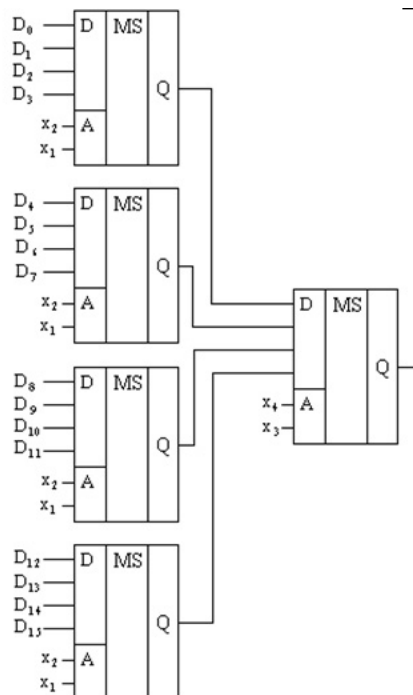


Рисунок 7 - Мультиплексорное дерево

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
8

Схема состоит из четырех мультиплексоров первого уровня с адресными переменными X1, X2 и мультиплексора второго уровня с адресными переменными X3, X4.

Мультиплексорное устройство имеет 16 входов, разбитых на четверки, которые подключены к отдельным мультиплексорам первого уровня.

Мультиплексор второго уровня, подключая к общему выходу устройства выходы отдельных мультиплексоров первого уровня, переключает четверки входов.

Внутри же четверки требуемый вход выбирается мультиплексором первого уровня.

По такой схеме, используя восьмивходовые мультиплексоры, можно построить мультиплексорное устройство, имеющее 64 входа.

В первом и втором уровнях мультиплексорного дерева можно использовать мультиплексоры с разным числом входов.

Если в первом уровне такого дерева используются мультиплексоры с числом адресных переменных $n_{\text{адр1}}$, а во втором - с числом переменных $n_{\text{адр2}}$, то общее число входов мультиплексорного дерева будет равно:

$$n_{\text{инф}} = 2n_{\text{адр1}} + n_{\text{адр2}},$$

а число мультиплексоров в схеме составит $2n_{\text{адр2}} + 1$.

Мультиплексорные деревья могут использоваться не только для переключения каналов, но и для синтеза логических функций.

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
9

5 Порядок выполнения работы

5.1 Подготовить персональный компьютер и запустить программу Multisim.

5.2 Исследование функционирования мультиплексора K555КП2.

5.2.1 Собрать схему для исследования функционирования мультиплексора K555КП2 в статическом режиме работы согласно рисунка 8.

Исследовать реакцию мультиплексора K555КП2 на статические комбинации логических сигналов на входах управления и входного кода.

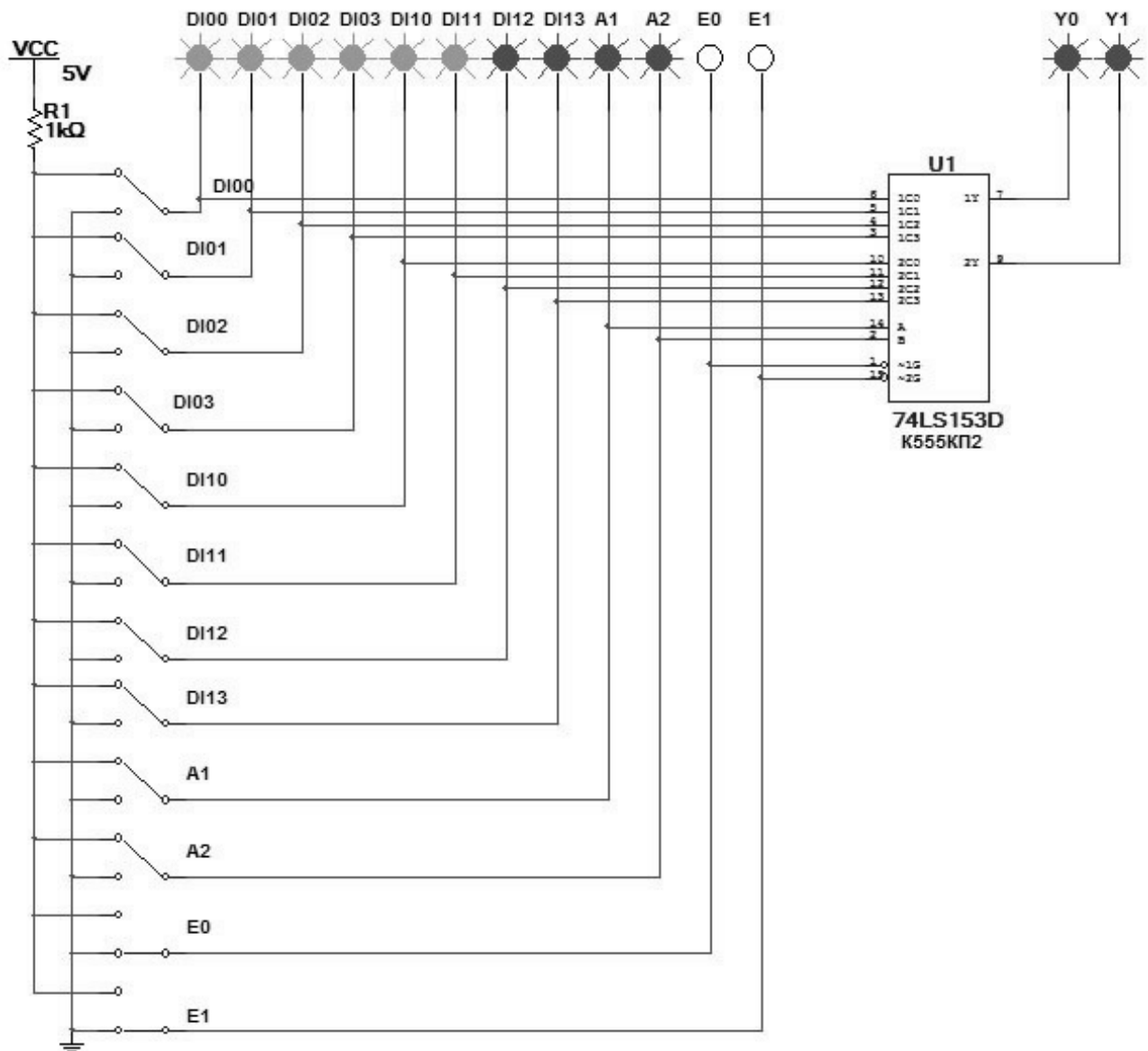


Рисунок 8 - Схема для исследования функционирования мультиплексора K555КП2

Ине. № подл.	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
10

Копировал

Формат А4

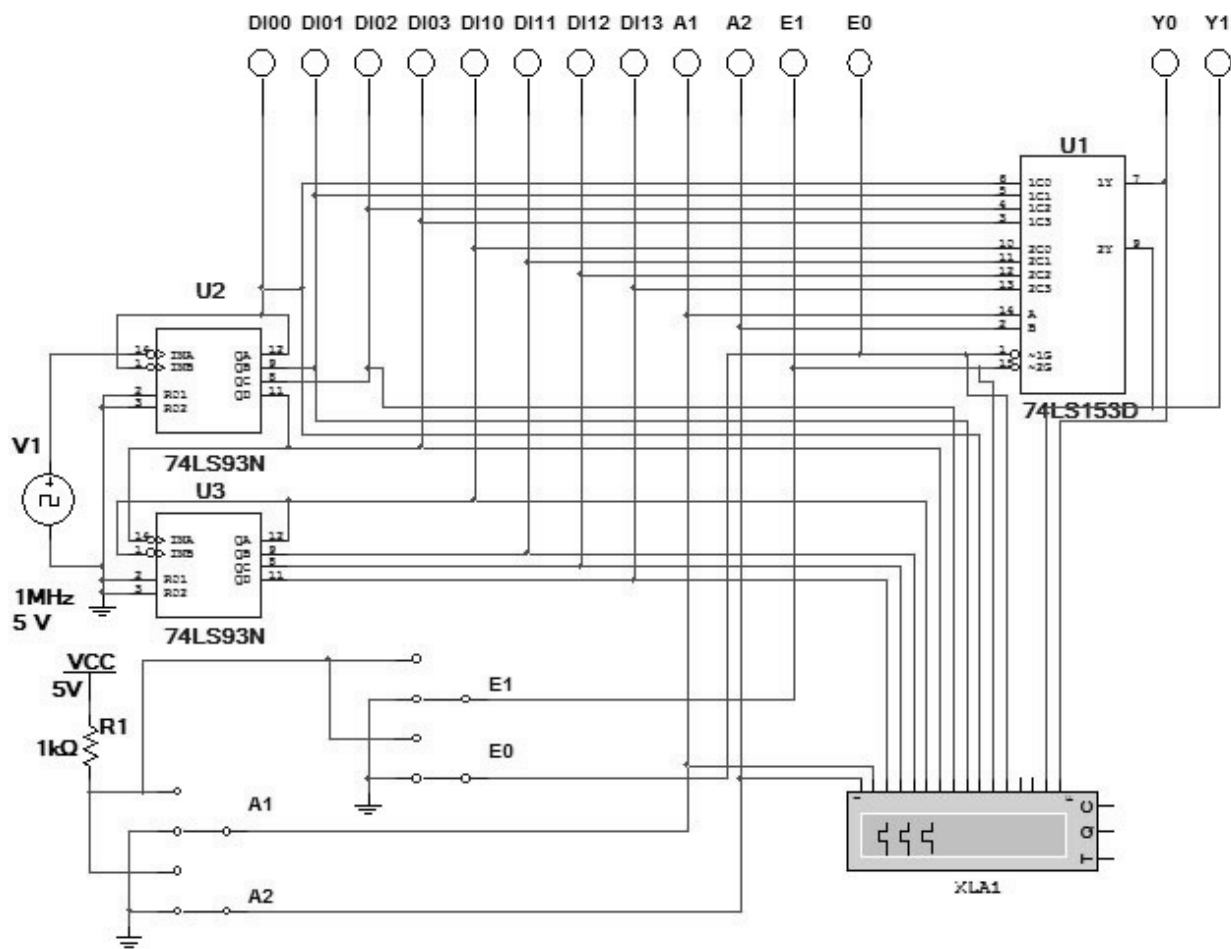


Рисунок 9 - Схема для снятия временной диаграммы работы мультиплексора К555КП2

5.3 Исследование функционирования мультиплексора К555КП7.

5.3.1 Собрать схему для исследования функционирования мультиплексора К555КП7 в статическом режиме работы согласно рисунку 10.

Исследовать реакцию мультиплексора К555КП7 на статические комбинации логических сигналов на входах управления и входного кода.

Комбинации на входах управления задается клавишами А1, А2, А4 и Е соответственно.

Входной код DI задается клавишами DI0, DI1, DI2, DI3, DI4, DI5, DI6, DI7.

Реакцию мультиплексора К555КП7 определять на индикаторах Yпр и Yинв.

Результаты исследования свести в таблицу 4.

Примечание. Число строк в таблице 4 показано условно.

Ине. № подл. Подп. и дата

Взам. инв. № Инв. № дубл. Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
12

Копировал

Формат А4

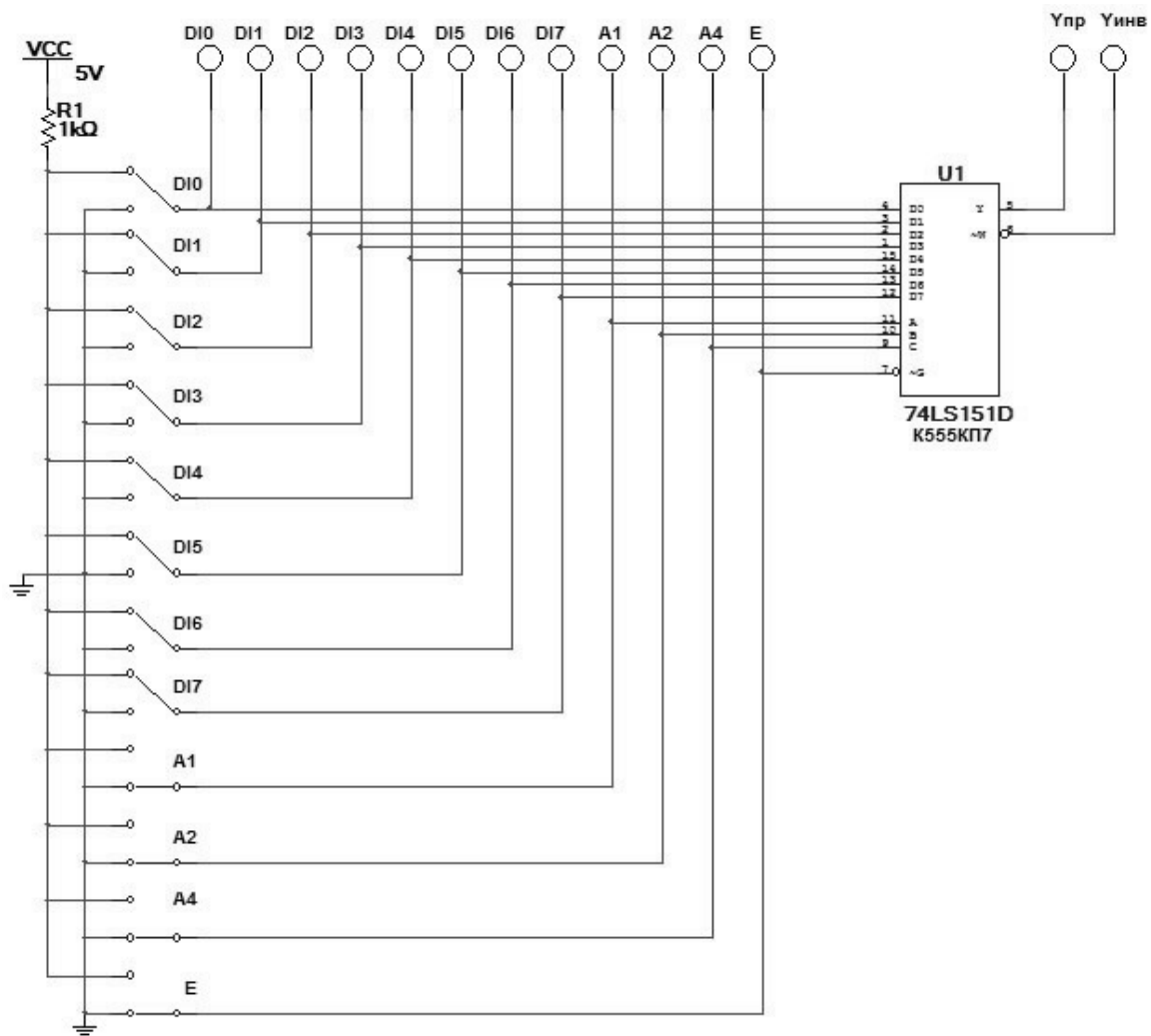


Рисунок 10 - Схема для исследования функционирования мультиплексора K555KP7

Таблица 4 - Результат исследования функционирования канала мультиплексора K555KP7

Входы				Выходы	
A1	A2	A4	E	Y	\bar{Y}

Ине. № подл. Подп. и дата
 Взам. инв. № Инв. № дубл. Подп. и дата

Изм. Лист № докум. Подп. Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист 13

Копировал

Формат А4

5.3.2 Собрать схему для снятия временной диаграммы работы мультиплексора К555КП7 в зависимости от комбинации логических сигналов на входах управления согласно рисунку 11.

Комбинации на входах управления задается клавишами А1, А2, А4 и Е соответственно.

Входной код DI задается разрядами счётчика.

Для каждой комбинации А1, А2, А4 и Е снять временную диаграмму аналоговым анализатором.

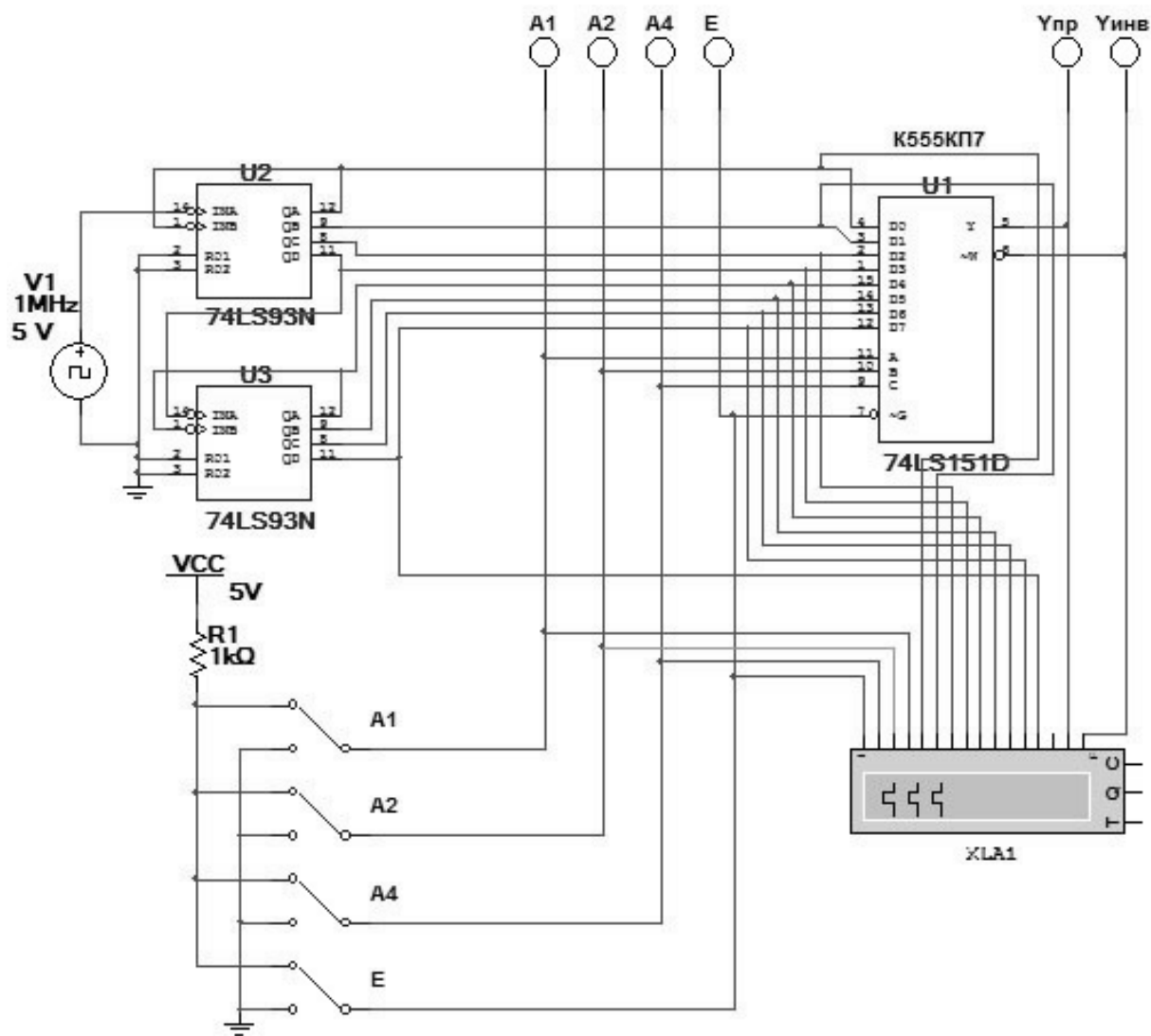


Рисунок 11 - Схема для снятия временной диаграммы работы мультиплексора К555КП7

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Копировал

Формат А4

Лист
14

5.4 Исследование функционирования мультиплексора K555КП11.

5.4.1 Собрать схему для исследования функционирования мультиплексора K555КП11 в статическом режиме работы согласно рисунка 12.

Исследовать реакцию мультиплексора K555КП11 на статические комбинации логических сигналов на входах управления и входного кода.

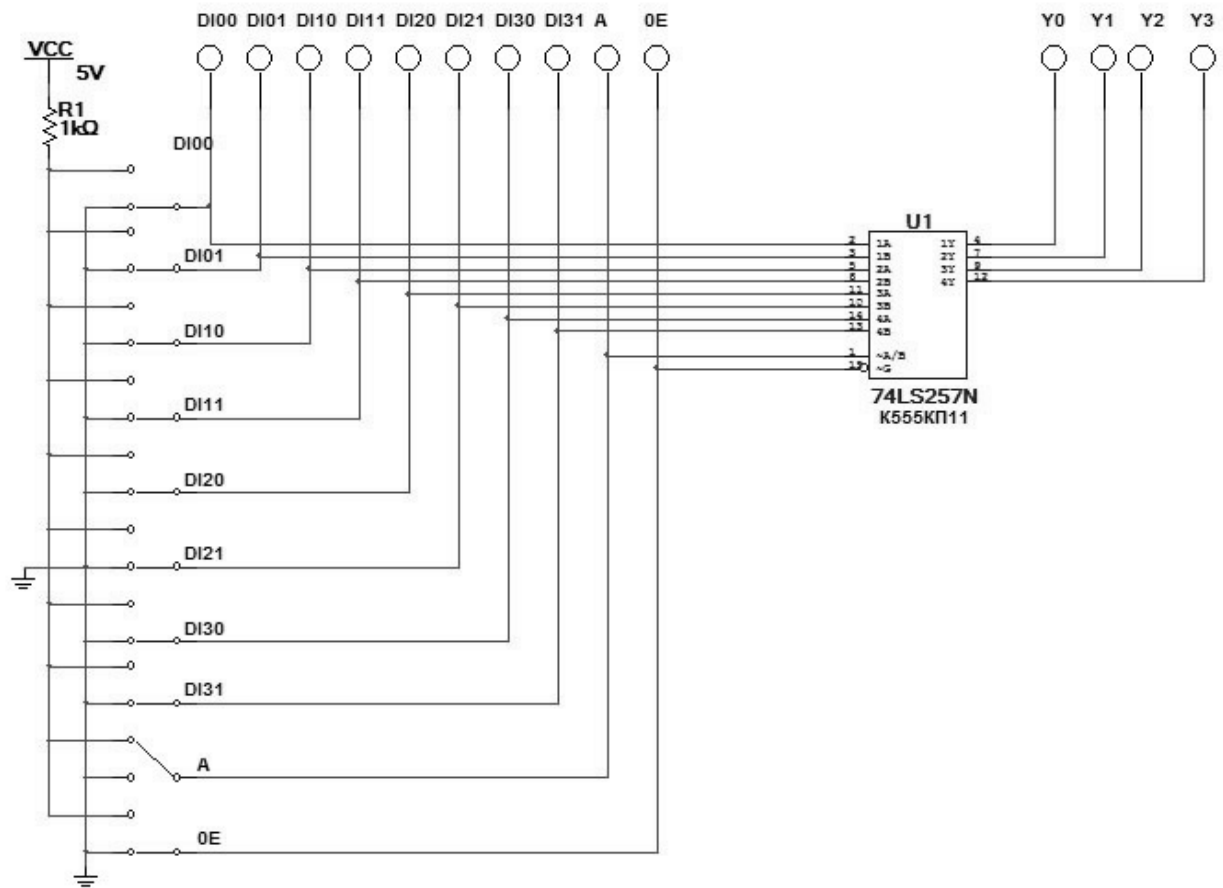


Рисунок 12 - Схема для исследования функционирования мультиплексора K555КП11

Комбинации на входах управления задается клавишами A и \bar{E} соответственно. Входной код DI задается клавишами DI00, DI01, DI10, DI11, DI20, DI21, DI30, DI31.

Реакцию мультиплексора K555КП11 определять на индикаторах Y0, Y1, Y2, Y3.

Результаты исследования каждого селектора свести в свою таблицу 5.

Примечание. Число строк в таблице 5 показано условно.

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата
Ине. № подл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Копировал

Формат А4

Лист
15

Таблица 5

Входы				Выходы
EZ	A	DIO	DI1	ZO

5.4.2 Собрать схему для снятия временной диаграммы работы мультиплексора К555КП11 в зависимости от комбинации логических сигналов на входах управления согласно рисунку 13.

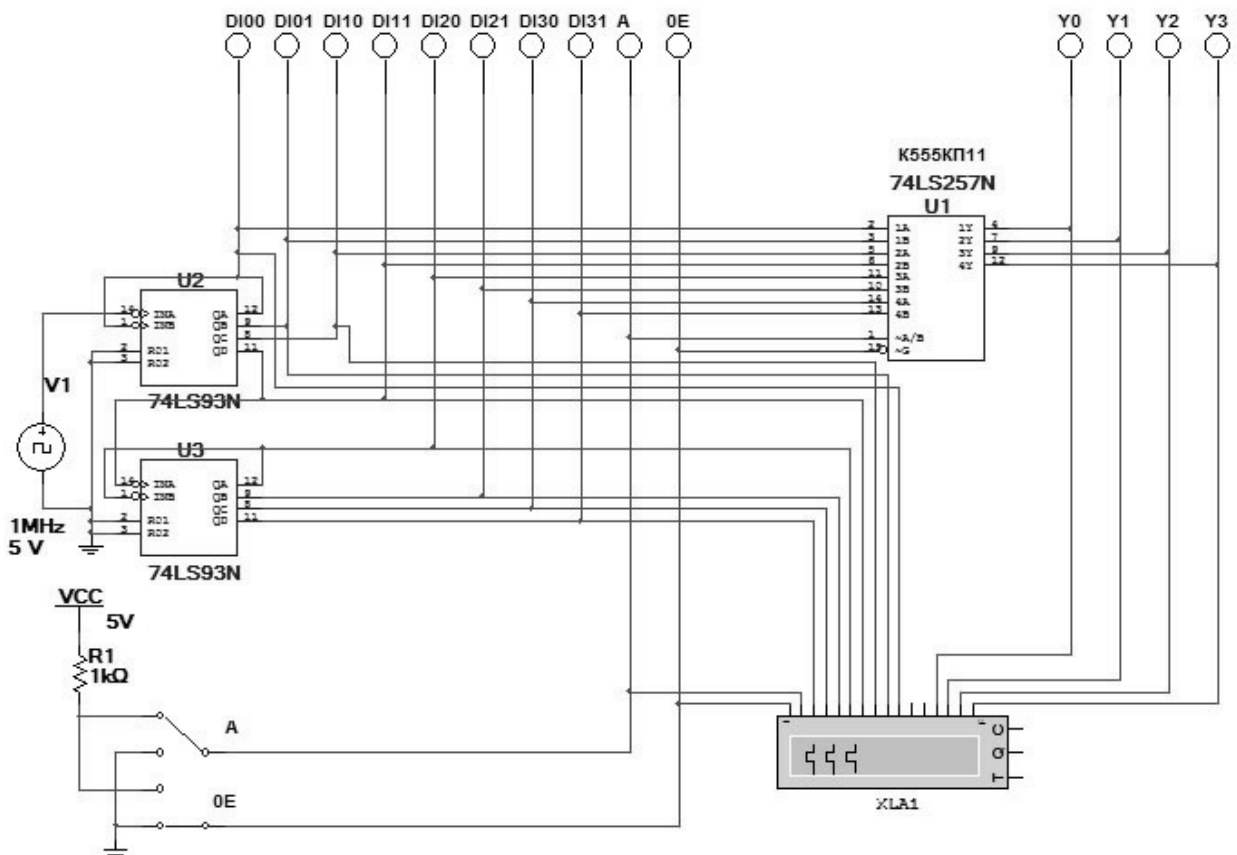


Рисунок 13 - Схема для снятия временной диаграммы работы мультиплексора К555КП11

Ине. № подл. Подп. и дата
 Взам. инв. № Инв. № дубл. Подп. и дата
 Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
16

Копировал

Формат А4

Комбинации на входах управления задается клавишами А и \bar{E} соответственно.

Входной код DI задается разрядами счётчика.

Для каждой комбинации А и \bar{E} снять временную диаграмму каждого селектора аналоговым анализатором.

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	АКВТ.09.02.01.ЛР29.0003МР	Лист
						17
Изм.	Лист	№ докум.	Подп.	Дата		

6 Содержание отчёта

6.1 Цель работы.

6.2 Приборы и оборудование с краткими техническими характеристиками.

6.3 Выполнение рабочего задания по пунктам.

6.3.1 В каждом пункте необходимо отразить:

а) наименование раздела;

б) схема исследования;

в) таблицы результатов;

г) временные диаграммы.

6.3.2 УГО исследуемых дешифраторов с цоколевкой, таблицы режимов их работы, назначение выводов.

6.4 Выводы о проделанной работе.

6.5 Ответы на контрольные вопросы согласно задания (см. приложение А) .

7 Контрольные вопросы

7.1 Каким должно быть соотношение между количеством информационных и адресных входов в интегральной схеме мультиплексора?

7.2 Какой закон алгебры логики используется при построении схемы мультиплексора?

7.3 Каково функциональное назначение входа ERO в схеме мультиплексора?

7.4 Может ли схема мультиплексора иметь несколько выходов?

7.5 В каких случаях объединяют схемы в мультиплексорное дерево?

7.6 В чем заключаются различия схем мультиплексора и демультиплексора?

7.7 В чём заключается универсальность применения мультиплексора?

7.8 Какие мультиплексоры выпускаются в интегральном исполнении?

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	Изм.	Лист	№ докум.	Подп.	Дата	АКВТ.09.02.01.ЛР29.0003МР	Лист
											18

8 Литература

8.1 Мышляева И.М. Цифровая схемотехника. М.: АСАДЕМА, 2005

8.2 Нефедов А.В. Каталог справочников «Интегральные микросхемы и их зарубежные аналоги». - М.: РадиоСофт, 2001

8.3 Новиков Ю.В. Основы цифровой схемотехники.-М.: Мир, 2001

8.4 Угрюмов П. Цифровая схемотехника. С.-П.: БХВ-Петербург, 2004

8.5 Угрюмов П. Цифровая схемотехника. С.-П.: БХВ-Петербург, 2004

Хернитер М.Е. Multisim 7- современная система компьютерного моделирование и анализа схем электронных устройств (Пер. с англ.) - М. Издательский дом ДМК-пресс, 2006, 488 с ил.

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата	АКВТ.09.02.01.ЛР29.0003МР	Лист
						19
Изм.	Лист	№ докум.	Подп.	Дата		

Приложение А

Варианты индивидуальных заданий

Таблица А - Варианты индивидуальных заданий

Вариант	1	2	3	4	5	6
Контрольные вопросы	7.1	7.2	7.3	7.4	7.5	7.1
	7.7	7.4	7.5	7.5	7.6	7.6
	7.8	7.7	7.6	7.8	7.8	7.8

Продолжение таблицы А

Вариант	7	8	9	10	11	12
Контрольные вопросы	7.1	7.2	7.3	7.4	7.5	7.1
	7.3	7.6	7.4	7.5	7.6	7.2
	7.5	7.7	7.8	7.6	7.7	7.3

Продолжение таблицы А

Вариант	13	14	15	16	17	18
Контрольные вопросы	7.1	7.2	7.3	7.2	7.1	7.1
	7.7	7.4	7.5	7.5	7.6	7.6
	7.8	7.7	7.7	7.8	7.8	7.7

Продолжение таблицы А

Вариант	19	20	21	22	23	24
Контрольные вопросы	7.1	7.2	7.3	7.4	7.5	7.4
	7.2	7.3	7.4	7.6	7.7	7.6
	7.4	7.8	7.7	7.8	7.8	7.8

Ине. № подл.	Взам. ине. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
20

Приложение Б

Краткое описание исследуемых мультиплексоров

Б1 Микросхема К555КП2

Микросхема К555КП2 - это два четырёхразрядных мультиплексора, имеющих общие входы выбора А1 и А2.

УГО мультиплексора К555КП2 представлено на рисунке Б1.

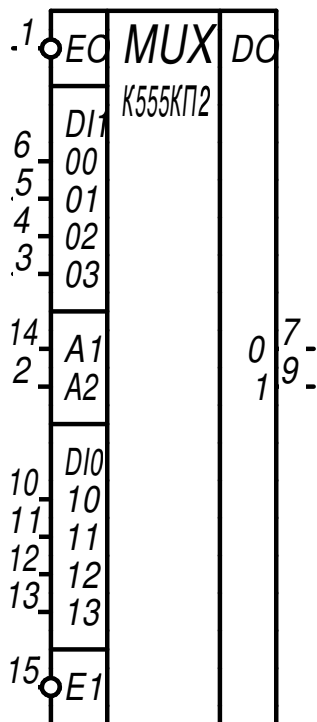


Рисунок Б1 - УГО мультиплексора К555КП2

У мультиплексоров MS0 и MS1 есть собственные входы разрешения E0 и E1. От каждого мультиплексора получаем код в неинверсной форме.

Входы разрешения E0 и E1 можно независимо использовать для стробирования выходов:

а) если на вход E0 (E1) подать напряжение высокого уровня (лог.1), то логический уровень на выходе Y станет низким (лог.0) независимо от состояния сигнальных адресных входов.

б) если вход E0 (E1) подать напряжение низкого уровня (лог.0), то на выходе Y отображается тот уровень, который присутствует на выбираемом входе.

Эквивалент микросхемы КП2 - четырехпозиционный переключатель на два направления, управляемый по двум входам выбора (A1, A2).

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
21

Таблица Б1 - Таблица истинности микросхемы К555КП2

Входы управления		Строб	Входные данные				Выход
A2	A1		DI0	DI1	DI2	DI3	
X	X	1	X	X	X	X	0
0	0	0	0	X	X	X	0
0	0	0	1	X	X	X	1
0	1	0	X	0	X	X	0
0	1	0	X	1	X	X	1
1	0	0	X	X	0	X	0
1	0	0	X	X	1	X	1
1	1	0	X	X	X	0	0
1	1	0	X	X	X	1	1

Б2 Микросхема К555КП7

Микросхема К155КП7 представляет собой селектор-мультиплексор на 8 каналов со стробированием. УГО мультиплексора К555КП7 представлено на рисунке Б2.

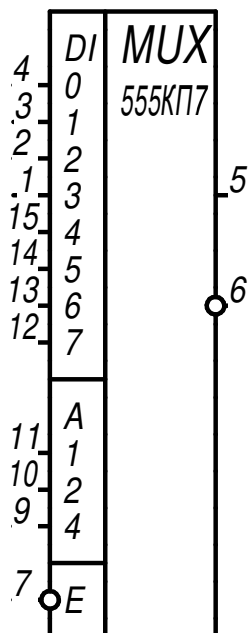


Рисунок Б2 - УГО мультиплексора К555КП7

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

В зависимости от установленного на входах A1,A2,A4 кода разрешает прохождение сигнала на выходы DO и \overline{DO} только от одного из восьми информационных входов DI0-DI7, при этом на входе стробирования V должно быть установлено напряжение низкого уровня. При высоком уровне напряжения на входе E выход DO устанавливается в состояние низкого уровня напряжения, а выход \overline{DO} соответственно в состояние высокого уровня.

Корпус типа 238.16-1, масса не более 2 г .

Корпус микросхемы КМ555КП7 типа 201.16-5, масса не более 2,2 г.

Таблица Б2.1 - Электрические параметры микросхемы К555КП7

Наименование параметра	Значение
Номинальное напряжение питания	5 В ± 5 %
Выходное напряжение низкого уровня	не более 0,4 В
Выходное напряжение высокого уровня	не менее 2,4В
Входной ток низкого уровня	не более 1,6 мА
Входной ток высокого уровня	не более 0,04 мА
Ток потребления	не более 48 мА

Б3 Микросхема К555КП11

Микросхема К555КП11 представляет собой четырехразрядный селектор 2-1 без инверсии с тремя устойчивыми состояниями.

При лог. 0 на адресном входе А на выход каждого мультиплексора проходит сигнал со входа DI0, при лог. 1 -с входа DI1. Выходы микросхемы активны при лог. 0 на входе OE.

Подача лог. 1 на вход OE переводит выходы в высокоимпедансное состояние.

Содержат 133 интегральных элемента.

Корпус типа 238.16-2, масса не более 1,2 г.

Применение :

- мультиплексор;
- селектор данных.

Ине. № подл.	Подп. и дата
Взам. инв. №	Ине. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

АКВТ.09.02.01.ЛР29.0003МР

Лист
23

Таблица Б2.2 - Таблица истинности микросхемы К555КП7

Входы				Выходы	
A1	A2	A3	\bar{E}	DO	\overline{DO}
X	X	X	1	0	1
0	0	0	0	DI0	$\overline{DI0}$
1	0	0	0	DI1	$\overline{DI1}$
0	1	0	0	DI2	$\overline{DI2}$
1	1	0	0	DI3	$\overline{DI3}$
0	0	1	0	DI4	$\overline{DI4}$
1	0	1	0	DI5	$\overline{DI5}$
0	1	1	0	DI6	$\overline{DI6}$
1	1	1	0	DI7	$\overline{DI7}$

УГО мультиплексора К555КП11 представлено на рисунке Б3.

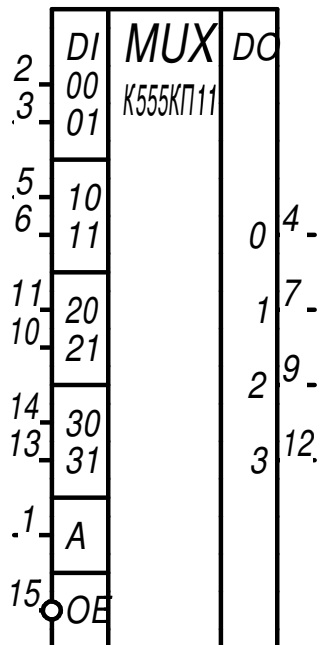


Рисунок Б3 - УГО мультиплексора К555КП11

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
24

Таблица Б3.1 - Электрические параметры микросхемы К555КП11

Упит., ном., В	5
U^0 вых., не более, В	0.48
U^1 вых., не менее, В	2.5
I^0 вх., не более, мА	-0.76
I^1 вх., не более, мА	0.02
I^0 пот., не более, мА	13.6
I^1 пот., не более, мА	9.7
$t^{1.0}$ зд.р., не более, нс	21
$t^{0.1}$ зд.р., не более, нс	18

Таблица Б3.2 - Таблица истинности микросхемы К555КП11

Входы				Выходы
OE	A	DIO	DII	DO
1	X	X	X	Z
0	0	0	X	0
0	0	1	X	1
0	1	X	0	0
0	1	X	1	1

Ине. № подл.	Подп. и дата	Взам. инв. №	Ине. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

АКВТ.09.02.01.ЛР29.0003МР

Лист
25